

- Lösungen -
11. AD+DA Wandler

- Elektronik für Informatiker -
von den Grundlagen bis zur Mikrocontroller-Applikation

Manfred Rost Sandro Wefel

23. November 2021

<https://doi.org/10.1515/9783110609066>

Verlag: De Gruyter Oldenbourg

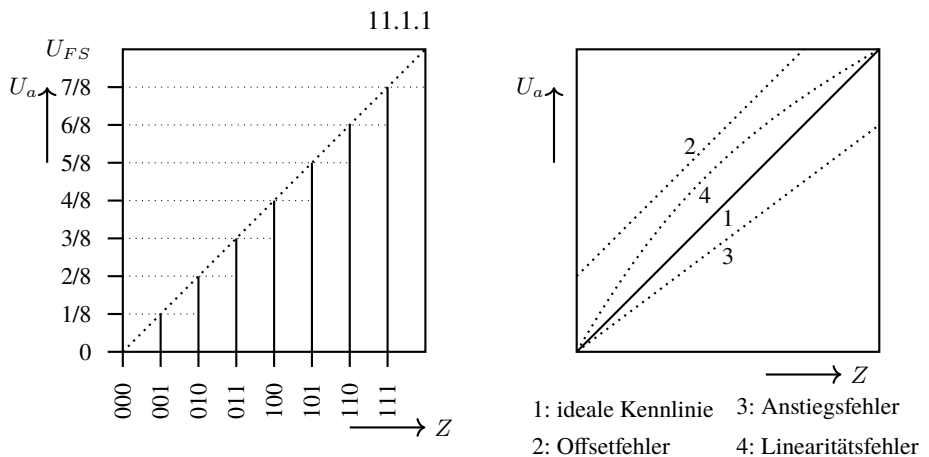
© 2021
All Rights Reserved

Anmerkung: Bildnummern und Seitenzahlen beziehen sich auf die 2. Auflage des Buches.

11 Analog-Digital- und Digital-Analog-Wandler

- 11.1 Die Grundfunktion eines DAC ist die Abbildung einer am Eingang anliegenden digitalen, üblicherweise binären Information auf eine elektrische Größe, meist in Form einer Spannung aus einem vorgegebenen Bereich.

Die Übertragungskennlinie eines 3-Bit DAC und die Wandlungsfehler sind in der folgenden Abbildung skizziert (entspricht Abb. 11.6).



U_{FS} ist die Ausgangsspannung bezogen auf Masse. Entsprechend des digitalen Eingangswertes zwischen 0 (000) und 7 (111), werden am Ausgang Spannung zwischen 0 und $\frac{7}{8}U_{FS}$ mit einer Schrittweite von $\frac{1}{8}U_{FS}$ eingestellt. Zwischenwerte sind ohne zusätzliche Hardware nicht einstellbar.

- 11.1.2 Die Wandlungsfehler sind in der rechten Abbildung dargestellt. Fehler können in Soft- und Hardware korrigiert werden, wobei eine Softwarekorrektur meist zu Lasten der möglichen Auflösung geht. Bei dem 3-Bit Wandler verbietet sich eine Softwarelösung. Wir betrachten deshalb hier nur Hardwarelösungen:

- Ein Linearitätsfehler (Kennlinie 4) lässt sich in Hardware nur mit erheblichen Aufwand korrigieren, so dass es zweckmäßiger ist, den DAU auszutauschen.
- Ein Anstiegsfehler (Kennlinie 3) kann durch die Verstärkung ausgeglichen werden. Handelt es sich bei dem DAC um einen Umkehraddierer (siehe unten), kann auch bereits der der Rückkopplungswiderstand R diese Aufgabe übernehmen. Es kann auch eine OPV-Verstärkerschaltung (Abb. 6.25, 6.26 oder 6.28) mit einstellbarer Verstärkung nachgeschaltet werden. Dazu kann R_1 oder R_2 in den Schaltungen als Einstellregler ausgeführt werden.
- Ein Offsetfehler (Kennlinie 2), auch als Nullpunktfehler bezeichnet, lässt sich durch einen Einstellregler am nichtinvertierenden Eingang korrigieren (siehe Abb. 6.26(b)).

11.1.3 Zu den Kenngrößen eines DAC gehören:

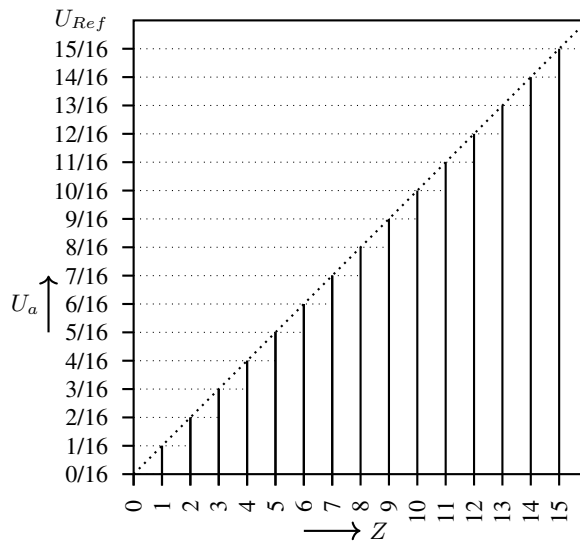
- Auflösung
- Wandlungszeit
- Genauigkeit und Abweichungen; dazu gehören die oben genannte Fehler und weitere, z.B. die Temperaturabhängigkeit.
- Spannungsversorgung, ggf. erforderliche Referenzspannungsversorgung und Belastbarkeit

11.2 Bei dieser Schaltung handelt es sich um einen Umkehraddierer mit geschalteten Strömen, die Ströme werden am virtuellen Massepunkt addiert. Nach der Gleichung 6.25 auf Seite 186 gilt für den Addierer in Abb. 6.27:

$$U_a = -R_2 \left(\frac{U_{11}}{R_{11}} + \frac{U_{12}}{R_{12}} + \frac{U_{13}}{R_{13}} \right)$$

In Abb. 11.12, sind die Eingangsspannungen gleich U_{Ref} und die Ströme werden über die Schalter Z_0 bis Z_3 geschaltet. Die dafür angepasste Gleichung lautet ($Z_i = 0$: Schalter offen; $Z_i = 1$: Schalter geschlossen):

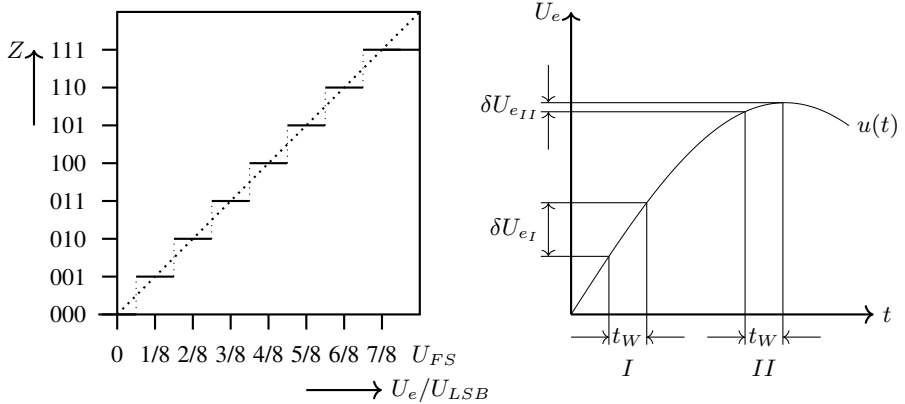
$$\begin{aligned}
 U_a(Z) &= -R \left(Z_3 \cdot \frac{U_{Ref}}{2R} + Z_2 \cdot \frac{U_{Ref}}{4R} + Z_1 \cdot \frac{U_{Ref}}{8R} + Z_0 \cdot \frac{U_{Ref}}{16R} \right) \\
 &= -R \cdot \frac{U_{Ref}}{R} \left(\frac{Z_3}{2} + \frac{Z_2}{4} + \frac{Z_1}{8} + \frac{Z_0}{16} \right) \\
 &= -\frac{U_{Ref}}{16} (8 \cdot Z_3 + 4 \cdot Z_2 + 2 \cdot Z_1 + Z_0) \\
 &= -\frac{U_{Ref}}{16} (2^3 \cdot Z_3 + 2^2 \cdot Z_2 + 2^1 \cdot Z_1 + 2^0 \cdot Z_0) \\
 &= -\frac{U_{Ref} \cdot Z}{16}
 \end{aligned}$$



Nach $U_a(Z) = -\frac{U_{Ref} \cdot Z}{16}$ beträgt die minimale Ausgangsspannung 0 V und die maximale Ausgangsspannung $\frac{15}{16}$ V bei $U_{Ref} = -1$ V.

- 11.3 ADCs werden an der Schnittstelle zwischen Umwelt und digitalen Rechnersystemen zur Wandlung analoger Werte in digitale, durch das Rechnersystem zu verarbeitende Werte benötigt.

11.3.1 Die Kennlinie eines ADC (3 Bit) ist nachfolgend dargestellt (entspricht Abb. 11.7).



Die Eingangswerte werden abgetastet und auf den digitalen Wertebereich abgebildet. In der Grafik liegt der Bereich zwischen 0 V und einem vorgegebenen Maximalwert U_{FS} . In Abhängigkeit von der Auflösung ist der Wertebereich in Intervalle unterteilt. Bei einer Auflösung von 3 Bit gibt es $2^3 = 8$ Intervalle der Größe U_{LSB} .

Betrachten wir für den 3-Bit Wandler eine langsam ansteigende Eingangsspannung, beginnend ab 0 V. Am Anfang ist der digitale Ausgangswert 0. Bei Erreichen von $\frac{1}{2}U_{LSB}$ am Eingang schaltet der Ausgang auf 1 um. Bei einer weiteren Erhöhung um ein U_{LSB} schaltet der Ausgang auf 2. Das setzt sich fort bis zum Erreichen des maximalen Ausgangswertes $7/8U_{LSB}$. Bei weiter ansteigender Eingangsspannung ändert sich der Wert am Ausgang nicht mehr.

11.3.2 Wie bei einem DAC können bei einem ADC Offsetfehler, Verstärkungsfehler und Linearitätsfehler auftreten. Außer dem Linearitätsfehler lassen sich die Fehler durch eine vorgeschaltet Hardware korrigieren, welche z.B. durch ein konfigurierbare OPV-Verstärkerschaltung aufgebaut werden kann. Hinzu kommen noch die Fehler, die sich durch Dauer der Abtastung des Signals ergeben. In der Grafik sind diese Bereiche mit t_W markiert. D.h., der Eingangswert verändert sich während der Abtastung.

Die Korrektur von Offset- und Verstärkungsfehler kann analog zu DACs durch vorgeschaltete Zusatzhardware und Kalibrierung erfolgen. Nach oder während der Digitalisierung können viele Fehler auch rechnerisch ausgeglichen werden. So kann z.B. durch Überabtastung (*oversampling*) Messwerte mit einer höheren Rate als benötigt aufgenommen werden, insofern die Abtastrate des ADC dies erlaubt. Die zusätzlich zur Verfügung stehenden Werte können für die rechnerische Fehlerkorrektur genutzt werden.

11.3.3 Zu den Kenngrößen zählen:

- Auflösung
- Abtastrate: die Anzahl der Digitalisierungen pro Zeiteinheit
- Verzögerung (*Latenz*): Zeitraum vom Start der Messwerterfassung bis zum Vorliegen des Ergebnisses
- Genauigkeit und Abweichungen, Linearitätsfehler

11.4 Die Aufgabe besteht in dem Festhalten eines (analogen) Eingangswertes, der zu einem bestimmten Zeitpunkt digitalisiert werden soll, auf einem festen Wert. Dieser Wert muss für die Dauer der Wandlung möglichst stabil auf dem zum Abtastzeitpunkt vorliegenden Wert gehalten werden.

11.5

11.5.1

- Parallelverfahren
- Wägeverfahren
- Zählverfahren
- interpolative Sigma-Delta-Verfahren

11.5.2 Hohe Abtastraten werden mittels Parallelverfahren erreicht. Hohe Auflösungen erlauben das Wägerverfahren oder interpolative Sigma-Delta-Verfahren.

11.5.3

- a) Ja. Beim Einflankenverfahren wird die Eingangsspannung auf eine Zeit abgebildet, welches letztendlich die Wandlungszeit ist. Es gibt somit einen direkten Zusammenhang zwischen der Eingangsspannung und der Wandlungszeit.
- b) Nein. Beim Wägeverfahren ist die Wandlungszeit abhängig von der Auflösung, aber nicht von der Eingangsspannung.

- 11.6 Die Stützstellen sollen einen Abstand von jeweils 15° haben. Für die sinusförmige Ausgangsspannung benötigen wir die Werte für $0^\circ, 15^\circ, 30^\circ \dots 345^\circ$. Ab 360° beginnt es erneut mit dem Wert 0° . Somit benötigen wir 24 Stützstellen und einen Zähler, der nach dem Wert 23 zurück gesetzt wird und bei 0 beginnt.

Jede Stützstelle hat eine Auflösung von 8 Bit und liegt somit im Wertebereich von 0 bis 255. Bei 90° wird der Wert 255 erreicht, bei 270° der Wert. Bei einem Wertevorrat mit einer geraden Anzahl ist der genaue Mittelwert, der bei 270° und 270° nicht darstellbar und wir müssen es entweder auf den Wert 127 oder 128 runden. Die Berechnung für jeder Stützstelle $S(i)$ mit $0 \leq i \leq 24$ im Bereich von -1 bis 1 lautet:

$$S(i) = \sin\left(\frac{i \cdot 15 \cdot 2 \cdot \pi}{360}\right) = \sin\left(\frac{i \cdot \pi}{24}\right)$$

Das Ergebnis bilden wir nach auf den Bereich 0 bis 255 ab:

$$S(i) = \left(\sin\left(\frac{i \cdot \pi}{24}\right) + 1\right) \cdot 127,5$$

Das Ergebnis muss auf auf ganzzahlige Werte gerundet werden, z.B.

$$S(i) = \left\lfloor \left(\sin\left(\frac{i \cdot \pi}{24}\right) + 1\right) \cdot 127,5 + 0,5 \right\rfloor$$

Für 1 kHz müssen tausend Durchläufe des Zählers pro Sekunde erfolgen: $1000 \cdot 24 = 24000$. Der Taktgenerator muss mit 24 kHz getaktet werden.

- 11.7 Für einen ADC der Auflösung n Bit gilt $U_{FS} = 2^n \cdot U_{LSB}$. Der Eingangsbereich des ADC beträgt $0, \dots, (2^n - 1) \cdot U_{LSB}$. Die Spannungsdifferenz zwischen zwei unterschiedlichen Eingangswerten muss U_{LSB} betrage, um vom ADC als verschieden erkannt zu werden.

Mit $U_{FS} = 10 \text{ V}$ erhält man:

$$U_{FS} = 10 \text{ V} = 2^n \cdot U_{LSB}$$

Die Spannung ist mit $\pm 1 \text{ mV}$ Genauigkeit zu bestimmen bestimmt, d.h. der ADC muss für $3,002 \text{ V}$ den nächst höheren Ausgangswert liefern und damit gilt $U_{LSB} = 2 \text{ mV}$.

Für n sind ganzzahlige Werte einzusetzen. Die Formel sieht wie folgt aus

$$10 \text{ V} \leq 2^n \cdot 2 \text{ mV}$$

und gesucht ist das kleinstmögliche n , welches diese Formel erfüllt.

$$n \geq \log_2 \frac{10 \text{ V}}{2 \text{ mV}} = \lceil \log_2 5000 \rceil = 13$$

Es wird ein 13-Bit ADC benötigt.